

版本号	更新日期	更新描述:
V1.0	2022.12.20	初始版本

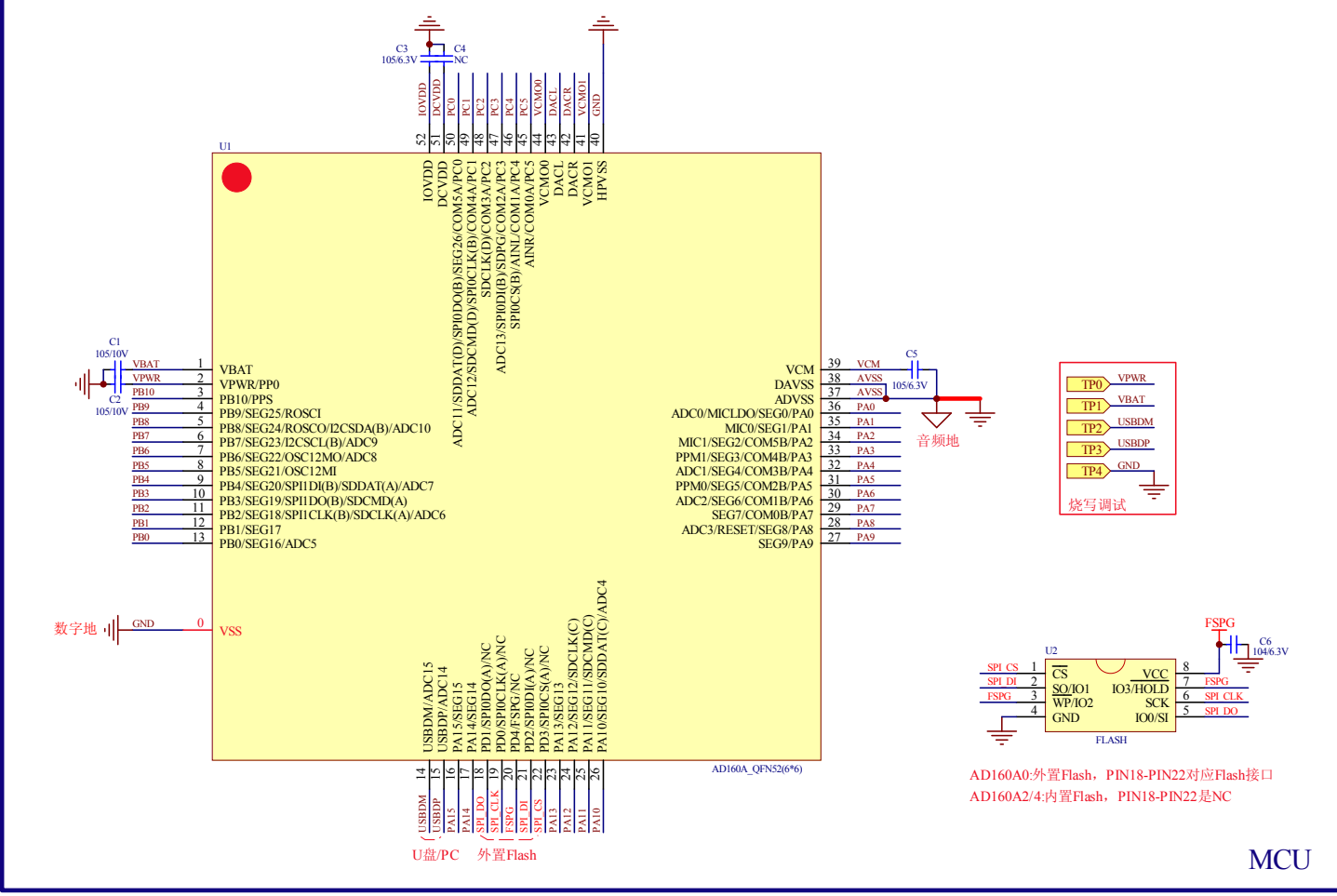
**电源接口:**  
 VPWR: 充电输入, 带路径管理, 工作电压不超过6V;  
 VBAT: 电池供电输入, 不超过5V;  
 IOVDD: 内部LDO输出, GHO逻辑电压;  
 VSS: 数字地

**模拟音频接口:**  
 DACLR: 模拟音频输出  
 ANLNR: 模拟 Inet输入 (纯模拟通路) --- PC4, PC5  
 MICD1: 麦克风模拟输入 (支持音频ADC采样) --- PA1, PA2  
 MICLDO: 麦克风供电输出 --- PA0  
 AVSS: 音频模拟地

**特殊功能IO:**  
 ADCx: 10bit ADC输入通道  
 USBDM&DP: USB1信号  
 SDPG: SD卡供电输出 --- PC3  
 ROSC: RTC 2.768MHz晶体接口 --- PB8, PB9  
 PDI: Flash驱动接口 --- PDI, PDI, PIE, PDI, PDI  
 RESET: 默认长按复位  
 支持断码LCD

**产品设计安全规范:**  
 1.VPWR, VBAT, IOVDD的电容必须保证质量和容量, 电容耐压值应大于工作电压一倍以上;  
 2.锂电池必须带锂电保护, 如果电池不带锂电保护, 硬件设计需添加过流/过放电路;  
 3.外露接口和后焊物料: USB座, SD卡, Inet插座, 充电输入, 电池等, 做好静电和浪涌保护措施;  
 整机ESD应符合最低标准, 接触+4k, 空气+8k.

**设计注意事项:**  
 1.主控IC内置锂电池充电管理 (Batc120mA@VPWR<4.6V), VPWR输入集成路径管理, VBAT无电时, VPWR输入可供电系统正常工作;  
 2.VBAT输入电压≤5V, VPWR输入电压≤6V, VPWR不做充电输入时可做GPIO功能;  
 3.IOVDD(3.3V/100mA@0.3Vdrop)常输出状态, 电压档位可调, 软件无法关闭 (软开机方案注意避免漏电流);  
 4.GPIO的电压输入范围: VSS≤Vo≤IOVDD, 超出范围有损坏风险;  
 5.所有GPIO都支持三态输出和内置上下拉电阻配置, 可配置唤醒/中断功能, 同时支持多达12路唤醒IO;  
 6.PDI是Flash驱动接口, 也是内置Flash的驱动接口, AD型号为外置Flash方案, 支持最大64MByte容量;  
 7.PA0的MICLDO功能为麦克风供电输出, 可软件配置电压输出档位;  
 8.PC3的SDPG功能为SD卡供电输出, Imax < 60mA, Rst < 30@IOVDD=3.2V, 软件可关闭;  
 9.PA8默认长按复位, VPWR支持长按复位检测, 长按复位时间最长可配置16s, 复位功能可屏蔽;  
 10.支持重映射的外设接口: SDIO, SPI(D), I2C, UART(0&1), PWM, Qdec, IRDA, 可映射到任意IO(除PDI);  
 11.集成FullSpeed USB接口, USBDM和DP可做GPIO使用, 休眠状态下只支持输入状态;  
 12.MICD1内置PGA, 隔直输入幅度≤1Vpp, Audio ADC采样;  
 13.ANLNR隔直输入幅度≤2Vpp, 纯模拟通路输出到DAC, Inet需要ADC采样时, 可输入到MICD1;  
 14.DAC输出方式如下:  
     ①DACLR to DAC差分, 可直推耳机;  
     ②DACLR to VCMO直推耳机;  
     ③DACLR to AVSS隔直立体声, 可隔直推耳机;  
     ④单声道方案优先用DACLR;  
 15.AVSS音频地和VSS数字地必须短接, 外置功放时请参考硬件指南原理图中说明;  
 16.必要测试点: VBAT/VPWR, USBDM, USBDP, VSS;  
 17.开发和量产, 芯片必须使用I2C写校验, flash方案支持USB升级;  
 18.IO分配时, MIC, AUX和DAC等模拟信号必须远离PWM, CLK, DAT等数字翻转信号, 避免相邻干扰。



AD160A0-外置Flash, PIN18-PIN22对应Flash接口  
 AD160A2/4-内置Flash, PIN18-PIN22是NC